

デジタル回路の基礎技術の修得

第二技術室 坂口 義輝、山田 隆昇、福田 萬、脇 敬一、安藤 誠

1. はじめに

最近、本研修実施者が派遣されている各研究室において、コンピュータ、各種実験装置および各種測定・計測機器などにおいてデジタル回路が多く利用されている。

今回、各自がデジタル回路の基本的原理を理解し、回路の設計・製作の基礎技術を修得することを目的として研修を行った。

2. 研修実施日程

参考文献をもとに別表（20回、延べ約43時間）に示すように輪講を中心にした内容で研修を行い、最後に各自がデジタルタイマー（ストップウォッチ）回路を制作し、デジタル回路に関する基礎技術の修得に努めた。

専門研修実施日程

実施日時	研修内容
6月15日（火）13:30～15:40	各自の役割分担、「デジタルICの動かし方」（輪講）
7月 6日（火）13:30～15:30	「実際のICのロジック・レベル」（輪講）、オシロなどでIC特性実験
7月28日（火）13:30～15:30	「基本ゲートICを動かす」（輪講）、IC特性実験
8月 9日（月）13:30～16:30	IC回路の制作と特性実験、購入物品の選定
8月31日（火）13:30～16:00	「タイミング回路」（輪講）
9月13日（月）13:30～15:30	「デレイ回路」、「ワンショットマルチバイブレータ」（輪講）
9月28日（火）13:00～16:00	「クロックを作る回路」（輪講）IC特性実験
10月19日（火）13:30～15:30	「デレイを利用した発信回路」（輪講）
10月26日（火）13:30～15:30	「デジタル信号の保持技術」（輪講）
11月 2日（火）13:30～15:00	「フリップ・フロップの利用法」（輪講）、IC特性実験
11月 9日（火）13:30～15:30	購入部品の選定
11月19日（金）14:00～16:10	「非同期カウンタ」（輪講）
12月 9日（木）13:30～15:30	「非同期カウンタ」（輪講）、部品の予備知識の修得
12月22日（水）13:30～15:00	「同期カウンタ」（輪講）
1月17日（月）13:30～16:20	「アップ/ダウンカウンタ」（輪講）、製作回路図及び部品の検討
1月24日（月）13:30～15:40	「C-MOS特有のカウンタIC」（輪講）、製作回路図の検討
1月31日（月）13:30～15:00	制作回路の実装配線図の検討。
2月 7日（月）13:30～15:00	制作回路の実装配線図の検討と製作。
2月14日（月）13:30～16:00	回路の制作と問題点の検討。
2月28日（月）13:30～16:25	回路の動作確認と検討、研修のまとめ。

3. デジタル回路の基礎

デジタル回路とは、信号の状態を”H (High)”レベルと”L (Low)”レベルの二つの安定した電圧で表示し、その状態を持続できる回路のことである。この二つの信号を規則的に制御する回

路をロジック（論理）回路と呼び、この信号を区別する「しきい電圧」のことを一般に”スレッシュヨルド電圧”と呼んでいる。また、信号の状態を”H”レベル、”L”レベルという二つの電圧で回路を表すことから”二値回路”と呼ぶこともある。

1) デジタル IC の種類

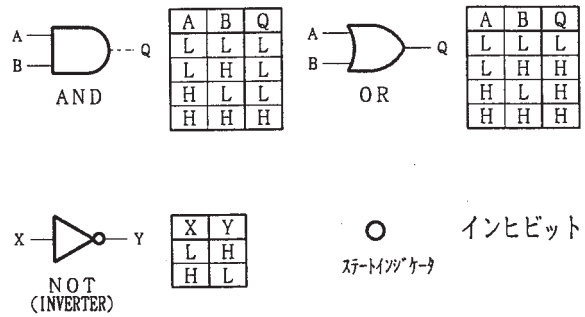
デジタル IC と呼ばれているものには、大きくわけて二つのジャンルのものがある。①汎用（デジタル）ロジック IC と②専用 LSI である。①は、いろいろな用途に使用できるロジック IC で TTL とか C-MOS とか呼ばれているものであり、②は、IC 化の規模の大きい LSI と呼ばれるものでコンピュータの CPU やメモリ IC、各種の専用機能を持ったシステム規模の IC である。

汎用ロジック IC にはいくつかのファミリ（電気的特性が似通った IC の一連の仲間）があるが、今回の研修では、ローパワー・ショットキ TTL（LSTTL）と C-MOS の 4000/4500 シリーズ、及び 74HC シリーズなどを使用した。

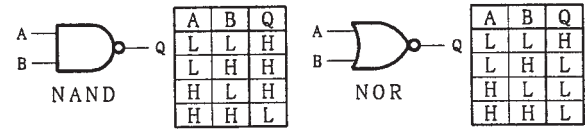
2) 基本ゲート IC

デジタル回路の”H”と”L”の状態を”H”= ”1”と”L”= ”0”に対応させる論理を「正論理」と呼び、その逆の対応を「負論理」と呼ぶ。

デジタルシステムを構成する基本要素として、AND（論理積）OR（論理和）NOT（否定）の三つの素子（ゲート）があり、これらにステートインジケータ（禁止=インヒビット、インバータ）を付けることにより、NAND、NOR、INVERTER の各ゲートに変換される。その他、EXOR や EXNOR ゲートなどがある。



基本ゲートと真理値表



3) タイミング回路

回路には、スイッチなどの操作信号を電気信号に変換して回路を制御するためのタイミング・パルス発生回路やシステムとして動作を制御するためのタイミング信号発生回路などがある。

デジタル信号を時間的に制御する回路としてディレイ回路があり、CR 積分回路を用いてスレッシュヨルド電圧に達する時間を遅延させる方法や、ゲート IC を数段直列に組み合わせる方法などがある。ただし、ディレイ回路を作る場合には、回路に挿入される抵抗による電圧降下や CR 時定数により生じる波形の”なまり”などによる信号のばたつき（チャタリング）に注意する必要がある。この問題の解決策としてスレッシュヨルド電圧にヒステリシスを持たせたシュミット・トリガ IC を使用する方法がある。

4) クロック回路

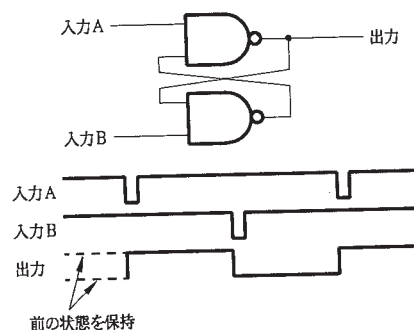
クロックとは一定の周期を持った連続のデジタル信号で、各機能を持った回路間のデータのやり取りやタイミングの調整などに使用する。

方形波形のクロックを作る一方法として CR 発振回路があるが、IC や CR 自身の温度変化などにより正確なクロック信号を得られない欠点がある。最近ではより安定度の高い水晶発振子やセラミック発振子などを使用した発振回路が使用されている。

5) フリップフロップ回路

ディジタルシステムの信号を時間的に調整（保持）する場合などに使用する回路としてフリップフロップ回路があり、ラッチ回路と呼ばれている。この種のロジック IC としては RS、D、T、JK などがありそれぞれ特徴を持っている。

一例として RS フリップフロップを図に示す。図において、入力 A、入力 B とも”H”の状態にしておくと出力は”L”に保たれる。入力 A にパルス信号を入力すると出力は”H”に変わり入力 B に信号が入るまでその状態を保持する。また入力 A と入力 B に同時に信号が入力されると入力 A の方の信号が優先される。



RSフリップフロップ

6) カウンタ回路

カウンタは数を数えるロジック IC でディジタル回路の計数部分に使用する。クロック入力に合わせ時間的に変化する信号を出力する回路である。

カウンタの基本回路は”H”と”L”の論理レベルを”0”と”1”の2進数（Binary）で表す2進カウンタで、その回路はフリップフロップを基本に構成されている。

N進カウンタは2進カウンタの応用であり、BCD（Binary Coded Decimal）コードや16進コードで表すカウンタなどが専用 IC として広く使用されている。

カウンタ IC には、カウンタ出力が入力に対し同期する IC と非同期の IC とがある。非同期 IC は、論理レベルを判断するときハザード（ひげ）が出る場合があるため使用時には注意する必要がある。

4. 制作回路

表示部には、2桁7セグメントの TLG366T を二個使用し、デコーダとして TC5022BP（BCD コードを7セグメント表示器の駆動信号に変換するデコーダ）を使用し、カウンタ部には 74HC160（同期式10進（BCD）カウンタ）を使用し、水晶発振器には57種類の周波数出力を選択可能にする SPG8640BN を使用した。

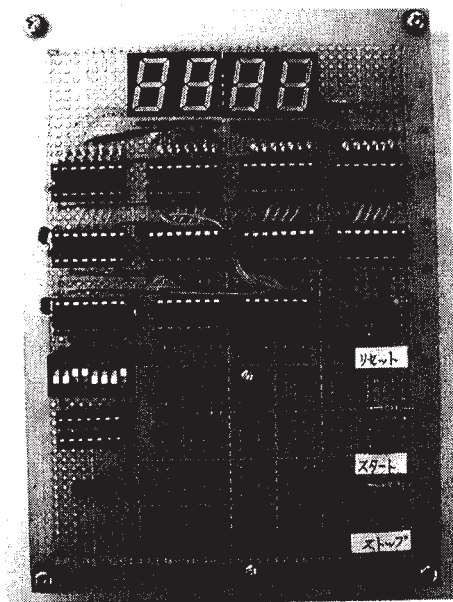
RS フリップフロップ用として 74HC00（4回路2入力 NAND ゲート）を使用し、その他 74HC08（4回路2入力 AND ゲート）などを使用した。

1) リーディング・ゼロ・サブレス機能

リーディング・ゼロ・サブレス機能とは、ディジタル IC に流れる電流の消費を少なくするために、リセットしたときに不必要な”0”表示を消す機能である。TC5022BP にはこのための制御端子としてリプル・ブラッキング入力（RBI）とリプル・ブラッキング出力（RBO）とがある。

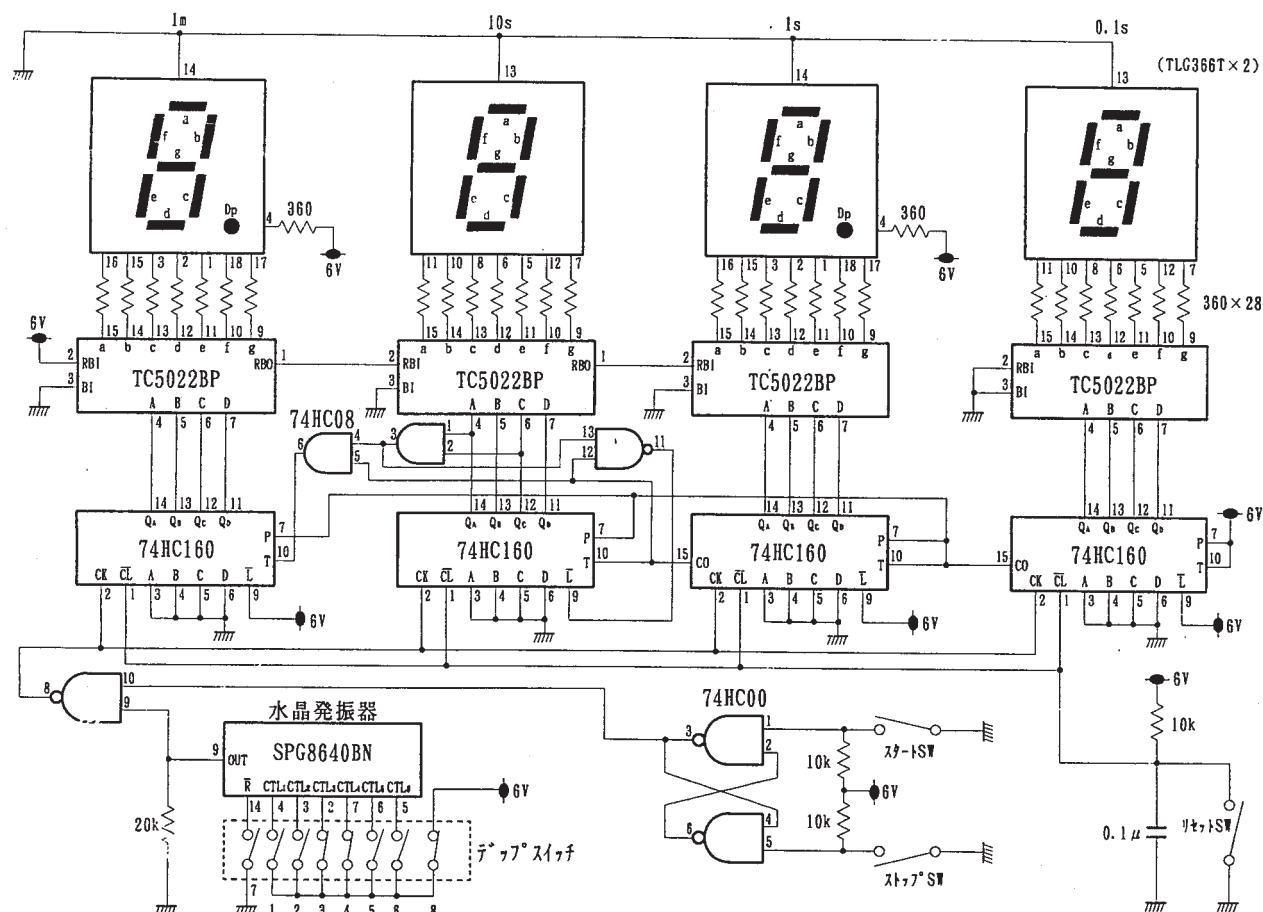
2) 10進カウンタを6進カウンタに。

10秒の桁の10進カウンタ（74HC160）の出力Q_AとQ_Cを1段目のANDゲート（74HC08）に



入力し、その出力を分岐し、2 段目の AND ゲートと NAND ゲート (74HC00) に入力する。

1 秒桁の桁上がり信号を分岐し NAND ゲートと 2 段目の AND ゲートへ入力する。NAND ゲートの出力を 10 進カウンタの LOAD へ入力し、2 段目の AND ゲートの出力を分の桁の 10 進カウンタへ入力する。



ストップ・ウォッチ回路図

5. まとめ

今回の専門研修は、参考文献を全員で輪講する形式で研修を重ね、その都度、回路の制作及び実験・実習等を行ったことで、「デジタル回路の基礎」について理解することができた。

実装配線の際に、半田付けや配線ミス等による不都合が生じ、机上の研修では理解できない実技経験の重要性が実感できた。今後は、今回の経験を生かし、さらに専門研修を継続し、残されたデジタル回路の基礎技術及び応用技術の修得に努めたい。

最後に、本研修を実施するにあたり、平成11年度教育改善推進費（学長裁量経費）及び工学部日常・専門研修補助費の予算を計上して頂きました関係各位に深謝するとともに、研修実施技術官の派遣先教官各位には研修時間及び測定機器などの使用に際しご理解を賜り感謝いたします。

また、第三技術室 酒井孝則技術官、本堂義記技術官の両氏には本研修実施に際して技術的支援を頂きました。記して謝意を表します。

参考文献

湯山俊夫 著：” デジタル IC 回路の設計”、CQ 出版社、1998 年

湯山俊夫 著：” デジタル回路の設計・製作” CQ 出版社、1997 年